

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-050997

(43)Date of publication of application : 05.03.1991

(51)Int.CI. H04Q 11/04
H04M 7/00

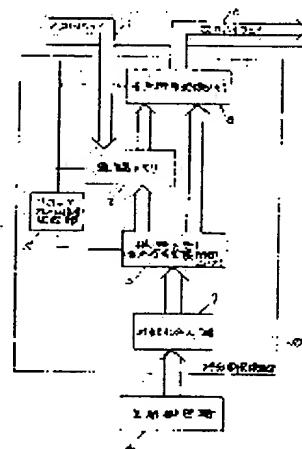
(21)Application number : 01-186448 (71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 19.07.1989 (72)Inventor : MITSUZUKA MASAHIRO

(54) TIME DIVISION EXCHANGE CIRCUIT

(57)Abstract:

PURPOSE: To convert time division information into desired information with immune to noise effect and to output the converted information without external connection of a voice code converter by incorporating a voice code conversion function to the circuit.



CONSTITUTION: Exchange control information such as an input time slot number or output time division information and an incoming highway number or the like from a main control circuit 4 is written in a storage memory 3 via an external interface section 7 of a time division exchange circuit 10. In this case, code rule information is written in a voice code conversion control area of the memory 3 and each of exchange control information and code rule information of the memory 3 at the output timing is outputted as part of the address of a speech memory 2 and the address of a voice code conversion memory 8 and the time division information from the memory 2 successively as a remainder of the address of the memory 8 and the time division information converted into a desired voice code different from the conversion rule depending on countries is outputted to an output highway 6. Thus, it is not required to connect the voice code converter externally and the time division information is subjected to voice conversion in a desired way with immune to the effect of noise.

BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報 (A) 平3-50997

⑯ Int. Cl. 5

H 04 Q 11/04
H 04 M 7/00

識別記号

序内整理番号

⑬ 公開 平成3年(1991)3月5日

A

7117-5K

8226-5K

H 04 Q 11/04

P

審査請求 未請求 請求項の数 1 (全5頁)

④ 発明の名称 時分割交換回路

② 特願 平1-186448

② 出願 平1(1989)7月19日

⑦ 発明者 三塚 正博 神奈川県横浜市港北区綱島東4丁目3番1号 松下通信工業株式会社内

⑧ 出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地

⑨ 代理人 弁理士 粟野 重孝 外1名

明細書

1. 発明の名称

時分割交換回路

2. 特許請求の範囲

入力ハイウェイからの時分割情報を格納する通話メモリと、主制御回路からの交換制御情報および符号則情報を格納する保持メモリと、自身と相手装置で使用している符号則の対応をデジタル値で蓄積し、上記保持メモリから出力された符号則情報をもとに、上記保持メモリから出力された交換制御情報の入力により上記通話メモリから出力される時分割情報を所望の音声符号に変換して出力ハイウェイへ出力する音声符号変換メモリを備えた時分割交換回路。

3. 発明の詳細な説明

産業上の利用分野

本発明は、デジタル電子交換機、デジタルボタン電話機の主装置などに用い、端末間の音声、データなどの時分割情報の交換を行うための時分割交換回路に関する。

従来の技術

第2図は従来の時分割交換回路の構成を示すブロック図である。

時分割交換回路10は、デジタル電子交換機などに対する呼処理全般の制御を行う主制御回路4に接続されると共に、入力ハイウェイ1および出力ハイウェイ6に接続されている。すなわち、時分割交換回路10は、入力ハイウェイ1および出力ハイウェイ6に接続されて時分割情報を記憶する通話メモリ2、主制御回路4からの情報を記憶する保持メモリ3、入力ハイウェイ1および出力ハイウェイ6上の時分割情報に同期信号を与えるクロック・フレーム信号生成部5および主制御回路4からの情報を保持メモリ3へ伝送し、若しくは時分割交換回路10側の情報を主制御回路4へ伝送する外部インターフェース部7から構成されている。なお、主制御回路4は交換機の接続情報、保持メモリ3に記憶されている情報を出力ハイウェイ6のいずれのハイウェイ番号(物理的な位置)のいず

れのタイムスロット番号（時間的な位置）へ出力するかを指示するための情報を出力する。

次に、上記従来例の動作について説明する。

入力ハイウェイ1を介して伝送されてくる時分割情報は、第3図に示すように、入力ハイウェイ番号1においては、A0、B0、C0…のように、入力ハイウェイ番号2においては、A1、B1、C1…のように各タイムスロット上に存在したとする。この時分割情報は、第4図に示すように、上位が入力タイムスロット番号に対応し、下位が入力ハイウェイ番号に対応したアドレスを持つ通話メモリ2に蓄積される。なお、通話メモリ2への時分割情報の書き込みは、クロック・フレーム信号生成部5で生成される入力タイミングに同期して行われる。

ここで、上位が出力タイムスロット番号に対応し、下位が出力ハイウェイ番号に対応したアドレスを持つ保持メモリ3に対し、第5図に示すようにデータとして、上位に出力タイムスロット番号が書き込まれ、下位に出力ハイウェイ

番号が書き込まれていたとする。そして、クロック・フレーム信号生成部5より時分割情報の出力タイミングにおいて、保持メモリ3に対し、出力タイムスロット番号（上位）および出力ハイウェイ番号（下位）が読出アドレスとして出力されると、保持メモリ3に蓄積されていたデータが通話メモリ2の読出アドレスとして出力される。このアドレス入力により、通話メモリ2に蓄積されていた時分割情報が第3図に示すように、入力ハイウェイ1上とは異なる順序、B0、B1、A1…、A0、C1、E0…の順で出力ハイウェイ6上に出力される。

したがって、第2図において、端末からの呼制御情報をもとに保持メモリ3の蓄積データ（入力タイムスロット番号、入力ハイウェイ番号）を主制御回路4によって書き換えることにより、自在に時分割情報の交換が可能になる。

第6図はデジタル電子交換機等で、国際回線のデジタル固定接続を使用する際に用いる音声符号変換方式の一般的な構成を示すブロック図

である。

国際間の通信においては、紳士協定として、発呼側が相手国の符号則に変換するのが常識となっている。

第6図において、時分割交換回路10で交換された音声情報は、音声符号変換器11により相手国の装置の符号則に変換し、回線インターフェース回路11を通じて送出される。音声符号変換器11には、デジタル信号で処理される方式と、一旦、D/A変換器でアナログ信号に復元した後、相手の装置の符号則を経たA/D変換器で符号化する方式との2種類がある。

発明が解決しようとする課題

しかしながら、上記のような従来例の構成では、音声符号変換器11を時分割交換回路10の外部の回線側に配置しているため、デジタル公衆網に接続される回線数の増加に伴い、それに対応する音声符号変換器が必要となり、コストアップを招き、また、アナログ型の音声符号変換器を使用した場合には、ノイズの混入を受

けやすいなどの課題があった。

本発明は、このような従来の課題を解決するものであり、自身に音声符号変換機能を備えることにより、音声符号変換器を外部接続することなく、しかも、ノイズの影響を受けることなく、時分割情報を所望の符号に変換して出力することができるようとした時分割交換回路を提供することを目的とするものである。

課題を解決するための手段

本発明は、上記目的を達成するために、入力ハイウェイからの時分割情報を格納する通話メモリと、主制御回路からの交換制御情報および符号則情報を格納する保持メモリと、自身と相手装置で使用している符号則の対応をデジタル値で蓄積し、上記保持メモリから出力された符号則情報をもとに、上記保持メモリから出力された交換制御情報の入力により上記通話メモリから出力される時分割情報を所望の音声符号に変換して出力ハイウェイへ出力する音声符号変換メモリを備えたものである。

作用

本発明は、上記のような構成により次のような作用を有する。

主制御回路からの交換制御情報（接続する入力タイムスロット番号、入力ハイウェイ番号）および符号則情報を保持メモリへ格納する。そして、保持メモリから交換制御情報と符号則情報をそれぞれ通話メモリと音声符号変換メモリへ出力する。交換制御情報の入力により通話メモリより出力された時分割情報を音声符号変換メモリへ入力し、保持メモリから入力された符号則情報をもとに、所望の符号に変換して出力ハイウェイに出力する。このように、自身に備えた音声符号変換機能により時分割情報を所望の符号に変換して出力することができる。

実施例

以下、本発明の実施例について図面を参照しながら説明する。

第1図は本発明の一実施例における時分割交換回路を示すブロック図である。

リ3に書き込まれる。なお、符号則情報は、保持メモリ3における音声符号変換制御エリアに書き込まれる。この音声符号変換制御エリアは、交換制御エリアと同様に、アドレスが入力タイムスロット番号、出力ハイウェイ番号に対応している。更に、出力タイミングで保持メモリ3からは格納されている入力タイムスロット番号と入力ハイウェイ番号が通話メモリ2のアドレスとして、符号則情報が音声符号変換メモリ8のアドレスの一部として出力される。続いてアドレスが入力された通話メモリ2からは、格納されていた時分割情報が出力され、上記保持メモリ3から出力された符号則情報と併せて音声符号変換メモリ8のアドレスを形成する。音声符号変換メモリ8は、このアドレスが入力されると、所望の音声符号に変換した時分割情報を出力ハイウェイ6へ出力する。

このように、上記実施例によれば、自身に備えた音声変換機能により時分割交換情報を所望の音声符号に変換して出力ハイウェイ6へ出力

本実施例においては、上記第2図の従来例と同じ部分については同じ符号を付してその説明を省略し、異なる構成について説明する。本実施例の特徴とするところは、上記従来例に加え、保持メモリ3が主制御回路4からの交換制御情報に加えて主制御情報4からの符号則情報を格納する音声符号制御エリアを併せ持ち、通話メモリ2および保持メモリ3と出力ハイウェイ6との間に音声符号変換メモリ8を設けたものである。この音声符号変換メモリ8は、あらかじめ自身で使用している符号則と相手装置で使用している符号則の対応をデジタルデータで蓄積してある。

次に、上記実施例の動作について説明する。なお、第2図に示した部分については、説明が重複するので省略する。

主制御回路4より出力された交換制御情報（出力する時分割情報の入力タイムスロット番号、入力ハイウェイ番号）および符号則情報は、外部インターフェース部7を介して保持メモリ3に書き込まれる。なお、符号則情報は、保持メモリ3における音声符号変換制御エリアに書き込まれる。この音声符号変換制御エリアは、交換制御エリアと同様に、アドレスが入力タイムスロット番号、出力ハイウェイ番号に対応している。更に、出力タイミングで保持メモリ3からは格納されている入力タイムスロット番号と入力ハイウェイ番号が通話メモリ2のアドレスとして、符号則情報が音声符号変換メモリ8のアドレスの一部として出力される。続いてアドレスが入力された通話メモリ2からは、格納されていた時分割情報が出力され、上記保持メモリ3から出力された符号則情報と併せて音声符号変換メモリ8のアドレスを形成する。音声符号変換メモリ8は、このアドレスが入力されると、所望の音声符号に変換した時分割情報を出力ハイウェイ6へ出力する。

することができる。

発明の効果

以上述べたように本発明によれば、主制御回路からの交換制御情報（接続する入力タイムスロット番号、入力ハイウェイ番号）および符号則情報を保持メモリへ格納する。そして、保持メモリから交換制御情報と符号則情報をそれぞれ通話メモリと音声符号変換メモリへ出力する。交換制御情報の入力により通話メモリより出力された時分割情報を音声符号変換メモリへ入力し、保持メモリから入力された符号則情報をもとに、所望の符号に変換して出力ハイウェイに出力する。このように、自身に備えた音声符号変換機能により時分割情報を所望の符号に変換して出力することができるので、外部に音声符号変換器を接続する必要がなく、その一元化を図ることができる。また、音声符号変換の過程でアナログ信号を用いないので、ノイズの影響を受けにくく、品質の向上を図ることができる。

BEST AVAILABLE COPY

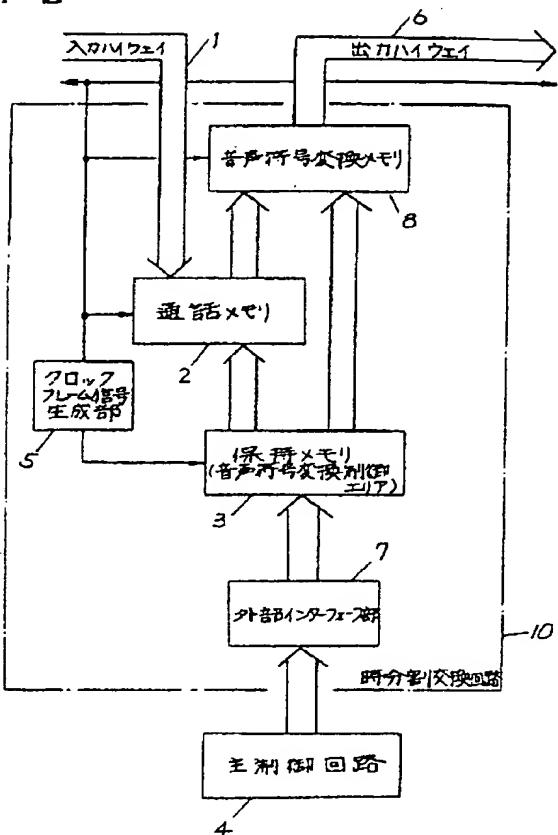
4. 図面の簡単な説明

第1図は本発明の一実施例における時分割交換回路を示すブロック図、第2図は従来の時分割交換回路を示すブロック図、第3図は入出力ハイウェイ番号とタイムスロットの関係を示す説明図、第4図は通話メモリのアドレスとデータの関係を示す説明図、第5図は保持メモリのアドレスとデータの関係を示す説明図、第6図はデジタル交換機よりアナログ回線を通じてそれ自信の情報を外部へ送出するための構成を示すブロック図である。

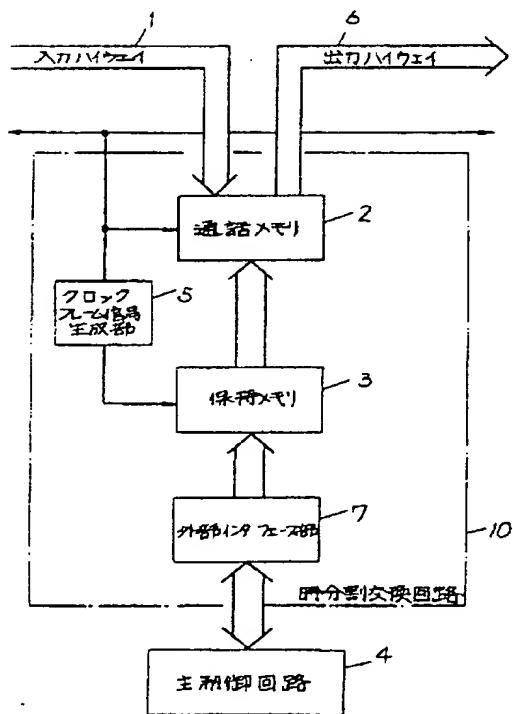
1…入力ハイウェイ、2…通話メモリ、3…保持メモリ、4…主制御回路、5…クロック・フレーム信号生成部、6…出力ハイウェイ、7…外部インターフェース部、8…音声符号変換メモリ。

代理人の氏名 弁理士 萩野重孝 ほか1名

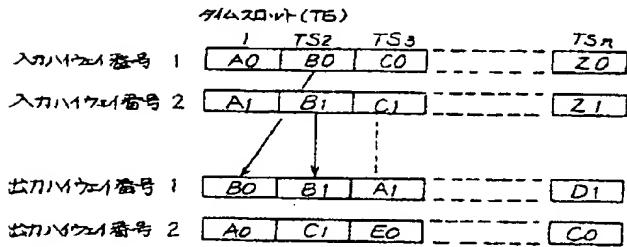
第1図



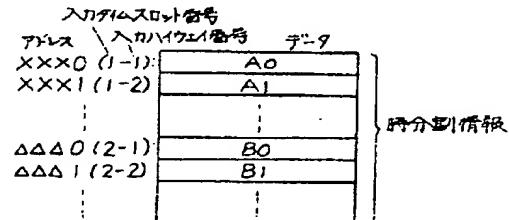
第2図



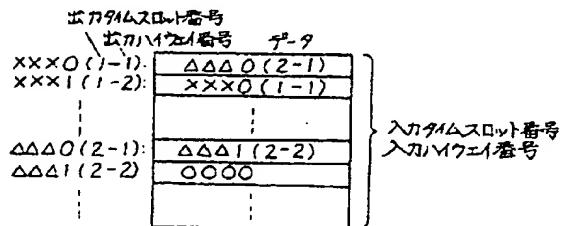
第3図



第4図



第5図



BEST AVAILABLE COPY

第 6 図

